

WIRING STRUCTURE OF MUTILAYERED PRINTED CIRCUIT BOARD

Patent Number: JP10303568
Publication date: 1998-11-13
Inventor(s): YOSHIDA SHIRO; TOYA HIROKAZU; OKADA YOSHITSUGU; SHIMADA YUZO;
KANEKO TOSHIYUKI
Applicant(s):: NEC CORP
Requested Patent: ☐ JP10303568
Application
Number: JP19970109330 19970425
Priority Number(s):
IPC Classification: H05K3/46
EC Classification:
Equivalents: JP2988431B2

Abstract

PROBLEM TO BE SOLVED: To reduce the emission of electromagnetic noises from the wiring structure of a multilayered printed circuit board.

SOLUTION: A power supply line 4 is formed at a power supply layer 3 of a multilayered printed wiring 1, and a ground line 11 is formed at a ground layer 10. A decoupling capacitor 8 and a circuit element (not shown) are connected between the power supply line 4 and the ground line 11 via through holes 9 and 16. The power supply line 4 is composed of a main wiring 6 with a power supply terminal 5 where a power supply device (not shown) is connected, and a plurality of branch wirings 7 that function as an inductor while being formed in thin lines. Then, a through hole 9 is provided at the tip of the branch wirings 7.

Data supplied from the esp@cenet database - I2

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平10-303568

(43)公開日 平成10年(1998)11月13日

(51)Int.Cl.⁶

H 0 5 K 3/46

識別記号

F I

H 0 5 K 3/46

Z

Q

審査請求 有 請求項の数6 OL (全 8 頁)

(21)出願番号 特願平9-109330

(22)出願日 平成9年(1997)4月25日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 吉田 史郎

東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 遠矢 弘和

東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 岡田 芳嗣

東京都港区芝五丁目7番1号 日本電気株式会社内

(74)代理人 弁理士 若林 忠

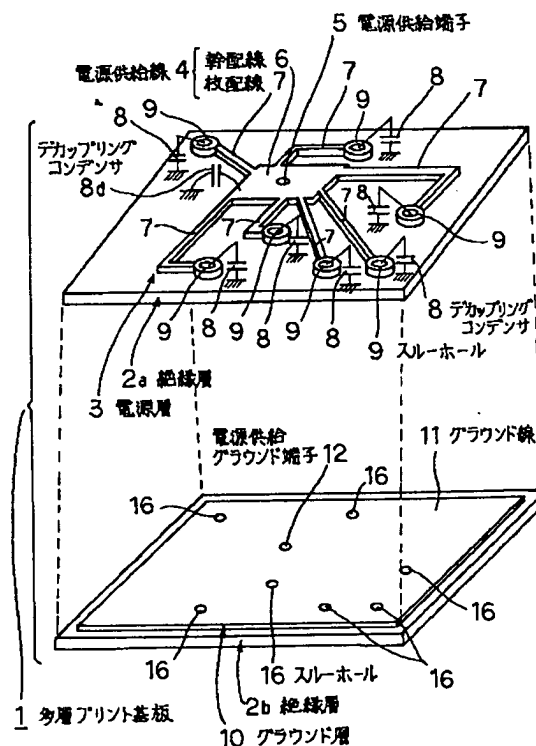
最終頁に続く

(54)【発明の名称】 多層プリント基板の配線構造

(57)【要約】

【課題】 多層プリント基板の配線構造からの電磁ノイズの放射を低減させる。

【解決手段】 多層プリント配線1の電源層3には電源供給線4が形成され、グラウンド層10にはグラウンド線11が形成されている。電源供給線4とグラウンド線11の間には、スルーホール9、16を介してデカップリングコンデンサ8や回路素子(不図示)が接続されている。電源供給線4は、電源装置(不図示)が接続される電源供給端子5を有する幹配線6と、細線状に形成されてインダクタとして機能する複数の枝配線7とにより構成され、枝配線7の先端に前記のスルーホール9が設けられている。



【特許請求の範囲】

【請求項1】 電源層とグラウンド層とが積層された多層プリント基板を有し、前記電源層には、電源装置から前記電源層に供給される電源を前記多層プリント基板に実装される回路素子に供給する電源供給線が形成され、前記グラウンド層には、前記回路素子が接続されるグラウンド線が形成され、前記電源供給線と前記グラウンド線との間には、前記回路素子が接続される部分の近傍にデカップリングコンデンサが接続され、前記電源供給線には前記電源装置が接続される電源供給端子が形成されている多層プリント基板の配線構造において、前記電源供給線には、前記デカップリングコンデンサの接続部と前記電源供給端子との間にインピーダンス付加回路が設けられていることを特徴とする多層プリント基板の配線構造。

【請求項2】 前記電源供給線は平板状に形成された幹配線部と、細線状に形成され前記インピーダンス付加回路として機能する枝配線部とを有し、前記回路素子は前記枝配線部に接続されている請求項1記載の多層プリント基板の配線構造。

【請求項3】 前記幹配線部と前記グラウンド線との間にデカップリングコンデンサが配線されている請求項2記載の多層プリント基板の配線構造。

【請求項4】 前記電源層上に、磁性体を含有する磁性体混合絶縁層が設けられている請求項2または3記載の多層プリント基板の配線構造。

【請求項5】 前記磁性体の比透磁率は、前記インピーダンス付加回路を流れる高周波電流が抑止される値となるように前記インピーダンス付加回路のインピーダンス値を増幅することができる周波数特性を有する請求項4記載の多層プリント基板の配線構造。

【請求項6】 前記磁性体は、前記インピーダンス付加回路を流れる電流によって発生する磁界によっては飽和しない飽和磁束密度を有する請求項4または5記載の多層プリント基板の配線構造。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は、多層プリント基板の配線構造に関する。さらに詳しくは、トランジスタ、IC（集積回路）、LSI（大規模集積回路）等の回路素子が搭載された多層プリント基板の配線構造に関する。

【0002】

【従来の技術】 トランジスタ、IC、LSI等の回路素子が搭載された多層プリント基板の配線構造では、回路素子から発生した高周波電流や、多層プリント基板の回路が有する寄生容量や寄生相互インダクタによって流れる廻り込み電流等のいわゆるコモンモードによって、電磁ノイズが放射される。一方、回路素子のスイッチング動作に起因して回路素子の電源端子部に電圧変動が発生

すると、回路素子の誤作動を引き起こすおそれがある。そこで、従来は、図9に示す回路配線の構成によって上記の問題の解決を図っていた。

【0003】 図9は、従来の多層プリント基板の配線構造における等価回路図である。

【0004】 図9に示すように、従来の多層プリント基板の配線構造101では、発生する高周波電流の大きさが互いに異なる回路素子102a、102b、102cが、それぞれ電源供給線103およびグラウンド線104に並列に接続されている。発生する高周波電流は、回路素子102aが一番大きく、次いで回路素子102b、その次に回路素子102cである。電源供給線103は多層プリント基板の電源層（不図示）に形成され、グラウンド線104は多層プリント基板のグラウンド層（不図示）に形成されている。なお、電源層は、導電膜層が基板の全面に渡って形成され、平板状に構成されている。また、多層プリント基板の配線構造101には、電源装置106から電源が供給されている。

【0005】 さらに、各回路素子102a、102b、102cの近傍には、各回路素子から発生する高周波電流の大きさに対応する容量を備えたデカップリングコンデンサ105a、105b、105cが、電源供給線103およびグラウンド線104に配線されている。各デカップリングコンデンサの容量は、デカップリングコンデンサ105aが一番大きく、次いでデカップリングコンデンサ105b、その次にデカップリングコンデンサ105cである。なお、デカップリングコンデンサ105a、105b、105cにおけるインピーダンスは容量の大きさに反比例するため、デカップリングコンデンサ105aにおけるインピーダンスが一番小さく、次いでデカップリングコンデンサ105b、その次にデカップリングコンデンサ105cである。

【0006】 上記のように構成された多層プリント基板の配線構造101では、各回路素子102a、102b、102cから発生した高周波電流は、各々の近傍に配置されているデカップリングコンデンサ105a、105b、105cを迂回してグラウンド線104に排除される。また、回路素子102a、102b、102cでのスイッチング動作により回路素子102a、102b、102cに電圧変動が生じた場合でも、デカップリングコンデンサ105a、105b、105cの作用により、各回路素子102a、102b、102cの電源端子部での電圧変動が抑制される。

【0007】 さらに、多層プリント基板の電源層は、基板全面に平板状に構成されているので、電源供給線103の抵抗が小さいため、高周波電流の流入や回路素子の電圧変動があっても、電源層における直流的な電圧変動が抑制される。

【0008】

【発明が解決しようとする課題】 しかしながら、上述し

た従来の多層プリント基板の配線構造では、多層プリント基板の電源層におけるインピーダンスはデカップリングコンデンサのインピーダンスよりも小さいため、回路素子から発生した高周波電流は、その回路素子の近傍に配置されたデカップリングコンデンサを迂回されず、電源層を通して他の回路素子やデカップリングコンデンサに流れ込んでしまうことがある。

【0009】そのため、各々のデカップリングコンデンサを流れる高周波電流は非常に複雑になるので、各デカップリングコンデンサの容量値を正確に設定することが困難である。また、平板状に構成された電源層に高周波電流が流れ込むと、場合によっては電源層で高周波電流が大きなループ電流を形成し、電磁ノイズ放射の要因となることがある。さらに、回路素子から発生した高周波電流が、その回路素子の近傍に配置されたデカップリングコンデンサを迂回せずに他の経路に流れ込むと、その経路のインピーダンスが大きくなる。すると、他の回路素子での交流的な電圧変動が大きくなるので、回路素子の安定動作にも悪影響を及ぼすおそれがある。

【0010】一方、このような多層プリント基板の配線構造が多数組み合わせられて構成される電子機器は、金属性の筐体内に収納されることにより、外部への電磁ノイズの漏洩が防止されている。しかし、電子機器の操作部等を設ける必要があるため、筐体には開口部を設けなければならない。そのため、筐体外部への電磁ノイズの漏洩を完全に防止することは困難である。

【0011】そこで本発明は、電磁ノイズの放射が一層低減される多層プリント基板の配線構造を提供することを目的とする。

【0012】

【課題を解決するための手段】上記目的を達成するため、本発明の多層プリント基板の配線構造は、電源層とグラウンド層とが積層された多層プリント基板を有し、前記電源層には、電源装置から前記電源層に供給される電源を前記多層プリント基板に実装される回路素子に供給する電源供給線が形成され、前記グラウンド層には、前記回路素子が接続されるグラウンド線が形成され、前記電源供給線と前記グラウンド線との間には、前記回路素子が接続される部分の近傍にデカップリングコンデンサが接続され、前記電源供給線には前記電源装置が接続される電源供給端子が形成されている多層プリント基板の配線構造において、前記電源供給線には、前記デカップリングコンデンサの接続部と前記電源供給端子との間にインピーダンス付加回路が設けられている。

【0013】これにより、電源供給線のインピーダンスが大きくなるので、回路素子から発生した高周波電流はデカップリングコンデンサを迂回してグラウンド線に排除される。

【0014】また、前記電源供給線は平板状に形成された幹配線部と、細線状に形成され前記インピーダンス付

加回路として機能する枝配線部とを有し、前記回路素子は前記枝配線部に接続されていることにより、幹配線部での抵抗が小さいので、回路素子から発生した高周波電流が幹配線に流入したり、回路素子に電圧変動が発生した場合でも、幹配線における直流的な電圧変動が抑制される。さらに、電源供給線のインピーダンスが大きくなるので、回路素子から発生した高周波電流はデカップリングコンデンサを迂回してグラウンド線に排除される。

【0015】さらに、前記幹配線部と前記グラウンド線との間にデカップリングコンデンサが配線されていることにより、枝配線と、回路素子近傍に配線されたデカップリングコンデンサと、幹配線とグラウンド層との間に配線されたデカップリングコンデンサとによって、電源層とグラウンド層との間にいわゆる π 型フィルタが形成される。

【0016】また、前記電源層上に、磁性体を含む磁性体混合絶縁層が設けられていることにより、電源供給線の枝配線におけるインダクタンス値が増幅され、枝配線でのインピーダンスが大きくなる。

【0017】さらに、前記磁性体の比透磁率は、前記インピーダンス付加回路を流れる高周波電流が抑止される値となるように前記インピーダンス付加回路のインピーダンス値を増幅することができる周波数特性を有することにより、インピーダンス付加回路は高周波域でも高いインピーダンスを有し、インピーダンス付加回路を流れる高周波電流がさらに抑止される。

【0018】加えて、前記磁性体は、前記インピーダンス付加回路を流れる電流によって発生する磁界によっては飽和しない飽和磁束密度を有することにより、インピーダンス付加回路に瞬間的に大きな電流が流れた場合でも、インピーダンス付加回路におけるインピーダンスは、瞬間的に流れる電流の大きさに応じて増幅される。

【0019】

【発明の実施の形態】次に、本発明の実施形態について図面を参照して説明する。

【0020】（第1の実施形態）図1は、本発明の多層プリント基板の配線構造の第1の実施形態における多層プリント基板の電源層およびグラウンド層を示す斜視図である。図1に示すように、多層プリント基板1の絶縁層2a上に設けられた電源層3に形成されている電源供給線4は、電源装置（不図示）に接続される電源供給端子5を有する平板状の幹配線6と、幹配線6に接続された多数本の枝配線7とから構成されている。各枝配線7の先端には、デカップリングコンデンサ8および回路素子等の電子部品の電源端子（不図示）が接続されるスルーホール9が設けられている。さらに、幹配線6にもデカップリングコンデンサ8dが配設されている。各デカップリングコンデンサ8、8dの他端は、後述するグラウンド線11に接続される。なお、枝配線7の線幅は幹配線6よりも細く、細線状に形成されている。これによ

り、枝配線7はインダクタとしての機能を有する。また、枝配線7同士が接続されることはない。

【0021】一方、多層プリント基板1の絶縁層2b上に設けられたグラウンド層10に形成されているグラウンド線11は、電源装置(不図示)に接続される電源供給グラウンド端子12を有し、絶縁層2b上に全面に渡って平板状に形成されている。グラウンド線11には、電子部品のグラウンド端子(不図示)やデカップリングコンデンサ8、8dが接続されるスルーホール16がさらに設けられている。グラウンド層10は、上記の電源層3に対向する一方もしくは両方の絶縁層上に設けられる。なお、電源層3およびグラウンド層10は、銅箔等からなる導電性部材によって形成されている。

【0022】図2は、図1に示した多層プリント基板の配線構造における等価回路図である。

【0023】図2に示すように、本実施形態の多層プリント基板の配線構造1'では、デカップリングコンデンサ8a、8b、8cと電源供給線4との接続部の近傍であって電源装置13に近い側の電源供給線4に、インピーダンス付加回路としてのインダクタ14a、14b、14cが配線されている。なお、インダクタ14a、14b、14cは、前述したように枝配線7(図1参照)によって構成される。さらに、電源供給線4とグラウンド線11との間には、デカップリングコンデンサ8dが配線されている。その他、回路素子15a、15b、15c、グラウンド線11、デカップリングコンデンサ8a、8b、8c、電源装置13の各構成は、図9に示した従来の多層プリント基板の配線構造101と同様であるので、詳しい説明は省略する。

【0024】従来の多層プリント基板の配線構造では、前述したように、多層プリント基板の電源層におけるインピーダンスがデカップリングコンデンサのインピーダンスよりも小さいため、回路素子から発生した高周波電流は、その回路素子の近傍に配置されたデカップリングコンデンサを迂回せず、電源層を通して他の回路素子やデカップリングコンデンサに流れ込んでしまうことがあった。

【0025】一方、上記のような本実施形態の多層プリント基板の配線構造1'の構成によれば、枝配線7(図1参照)で構成されるインダクタ14a、14b、14cによって、電源供給線4のインピーダンスが大きくなる。そのため、回路素子15a、15b、15cから発生した高周波電流は、電源供給線4を通過せずにデカップリングコンデンサ8a、8b、8cを迂回して、グラウンド線11に排除される。従って、ある回路素子15a、15b、15cから発生した高周波電流が、電源層を通して他の回路素子15a、15b、15cやデカップリングコンデンサ8a、8b、8cに流れ込むことが従来よりも一層抑制される。

【0026】従って、各々のデカップリングコンデンサ

8a、8b、8cには、近傍に配置された回路素子15a、15b、15cからの高周波電流だけが流れるので、その高周波電流の大きさを予知でき、各デカップリングコンデンサ8a、8b、8cの容量値を正確に設定することができる。また、電源層に流れ込む高周波電流が一層抑制されるので、電源層で高周波電流がループ電流を形成して電磁ノイズを放射することを防止することができる。さらに、ある回路素子15a、15b、15cから発生した高周波電流が他の回路素子15a、15b、15cが接続された経路に流れ込むことが防止されるので、回路素子15a、15b、15cにおける交流的な電圧変動が抑えられ、回路素子15a、15b、15cの動作をより安定させることができる。

【0027】また、図1に示すように、幹配線6は平板状に形成されているので、幹配線6での抵抗が小さいため、幹配線6(すなわち電源層3)における直流的な電圧変動が抑制される。さらに、電源供給線4の枝配線7によってインダクタが構成されるので、インダクタ素子を多層プリント基板1に別途搭載する必要がないため、多層プリント基板1上の配線スペースを有効に活用することができる。

【0028】さらに、図1に示すように電源供給線4の幹配線6とグラウンド線11との間にデカップリングコンデンサ8dが配設されていることにより、図2に示すように、枝配線7(図1参照)で構成されたインダクタ14a、14b、14cと、回路素子の近傍に配線されたデカップリングコンデンサ8a、8b、8cと、デカップリングコンデンサ8dとによって、電源層3(図1参照)とグラウンド層10(図1参照)との間にいわゆるπ型フィルタが形成される。従って、電源層に流入する高周波電流の抑止効果をより向上させることができる。

【0029】次に、図1および図2に示した多層プリント基板の配線構造の変形例を図3に示す。図3は、図1および図2に示した多層プリント基板の配線構造の変形例における電源層を示す斜視図である。

【0030】図3に示すように、本変形例の多層プリント基板21の電源層23における幹配線26は、可能な限り広くなるように設けられることが望ましい。その他、電源供給線24、絶縁層22a、電源供給端子25、枝配線27およびスルーホール29の各構成は、図1に示した多層プリント基板1の構成と同様であるので、説明は省略する。

【0031】上記の構成により、幹配線26の抵抗が一層小さくなるため、幹配線26(すなわち電源層23)における直流的な電圧変動を、より一層抑制することができる。

【0032】次に、図1および図2に示した多層プリント基板の配線構造の他の変形例を図4に示す。図4は、図1および図2に示した多層プリント基板の配線構造の

他の変形例における電源層を示す斜視図である。

【0033】図4に示すように、本変形例の多層プリント基板41の電源層43には、複数の電源供給線44が各々独立して設けられている。各電源供給線44における絶縁層42a、電源供給端子45、幹配線46、枝配線47およびスルーホール49の各構成は、図1に示した多層プリント基板1の構成と同様であるので、説明は省略する。

【0034】上記の構成により、それぞれの電源供給線44ごとに独立して電源を供給することができる。

【0035】(第2の実施形態)図5は、本発明の多層プリント基板の配線構造の第2の実施形態の構成を示す断面図である。

【0036】図5に示すように、本実施形態の多層プリント基板の配線構造における多層プリント基板61では、電源層69の両面に第1の絶縁層62aが設けられ、各第1の絶縁層62aの表面にはグラウンド層70が設けられている。さらに、各グラウンド層70の表面には第2の絶縁層62bが設けられ、各第2の絶縁層62bの表面には、信号を伝送するための配線回路が形成された信号層77が設けられている。第1の絶縁層62aは、飽和磁束密度が十分大きい磁性体と、残留磁束密度が十分小さい磁性体とを含有する磁性体混合絶縁材によって形成されている。また、第2の絶縁層62bは、エポキシ樹脂等からなる一般的な絶縁材料によって形成されている。

【0037】電源層69における電源供給線、電源供給端子、幹配線、枝配線およびスルーホール等(いずれも不図示)は、図1に示した多層プリント基板1の電源層3と同様の構成であるので、説明は省略する。また、各グラウンド層70におけるグラウンド線、電源供給グラウンド端子、スルーホール、回路素子およびデカップリングコンデンサ等(いずれも不図示)も、図1に示した多層プリント基板1のグラウンド層10と同様の構成であるので、説明は省略する。

【0038】なお、多層プリント基板における電源層、グラウンド層、信号層の層数は図5に示した多層プリント基板61の層数に限られず、任意の層数に設けてもよい。また、磁性体混合絶縁材からなる絶縁層は電源層の両面に設けられている必要はなく、少なくとも片面に設けられていればよい。

【0039】このように、電源層69の表面に磁性体混合絶縁材からなる絶縁層62aが設けられていることにより、電源供給線の枝配線におけるインダクタンス値が増幅される。従って、枝配線でのインピーダンスが大きくなるので、電源層69を通して他の回路素子やデカップリングコンデンサに流れ込む高周波電流を、さらに低減することができる。

【0040】ここで、上述した磁性体混合絶縁材の特性を説明する。

【0041】図6は、金属板80の表面に磁性体混合絶縁材からなる磁性体層81が形成された構造体モデル82を示す斜視図である。図6に示す構造体モデル82における、Y軸方向の単位長さあたりのインピーダンスZは、

$$Z = P_{sd} + j\omega\mu_0(\mu_a - 1)d$$

と表される。ただし、 P_{sd} は表皮効果によるインピーダンス、 $j\omega\mu_0(\mu_a - 1)d$ は磁性体層81の効果によるインピーダンス、 μ_0 は真空中の透磁率、 μ_a は磁性体混合絶縁材の比透磁率、 d は磁性体層81の厚さである。

【0042】なお、磁性体混合絶縁材の比透磁率 μ_a は複素透磁率として表され、

$$\mu_a = \mu_a' - i\mu_a''$$

の関係を有する。図7に、磁性体混合絶縁材の比透磁率の周波数特性を示す。

【0043】前述したように、電源層の表面に磁性体混合絶縁材からなる絶縁層が設けられると、電源供給線のインピーダンス付加回路における分布インダクタンスが増幅される。この分布インダクタンス値は、磁性体混合絶縁材の比透磁率 μ_a の実数部 μ_a' の大きさに比例して大きくなるという特性を有する。インピーダンス付加回路は高周波電流を除去するために設けられているので、数百MHz以上の高周波域でも高いインダクタンス値を有することが必要とされる。そのため、比透磁率 μ_a の実数部 μ_a' は、図7に示すように、高周波域での低下傾向が小さいことが望ましい。

【0044】一方、磁性体混合絶縁材の比透磁率 μ_a の虚数部 μ_a'' は、比透磁率 μ_a における抵抗成分であり、インピーダンス付加回路におけるインピーダンスを低下させる作用がある。そのため、比透磁率 μ_a の虚数部 μ_a'' は、図7に示すように、数百MHz以上の高周波数域での増加傾向が小さいことが望ましい。

【0045】このように、インピーダンス付加回路は、数百MHz以上の高周波域でも高いインダクタンス値を有することが求められている。そのため、磁性体混合絶縁材には、高周波域における比透磁率の周波数特性が良好な磁性体材料を用いることが好ましい。つまり、磁性体混合絶縁材の比透磁率は、高周波電流が抑止される値にインピーダンス付加回路でのインピーダンスを増幅することができる周波数特性を有することが望ましい。これにより、インピーダンス付加回路を流れる高周波電流をさらに抑止することができる。

【0046】図8は、磁性体混合絶縁材の磁化曲線(「B-H曲線」ともいう。)を示す図である。図8において、縦軸のBは磁束密度を表し、横軸のHは磁界を表す。磁界Hは、磁性体混合絶縁材の近傍を流れる電流によって励磁され、磁界Hの大きさはその電流の大きさに比例する。また、図8に示すように、磁性体混合絶縁材の磁化曲線はヒステリシス曲線を描く。

【0047】インピーダンス付加回路には、回路素子のスイッチング動作時に発生する貫通電流等のように瞬間的に数アンペア程度の大きな電流が流れることがある。しかし、前述したように、磁性体混合絶縁材は飽和磁束密度 B_s が十分大きい磁性体を含有するので、前記の貫通電流のような電流がインピーダンス付加回路を流れて比較的大きな磁界 H_m が発生しても、磁束密度 B_m は飽和しない。そのため、インピーダンス付加回路におけるインピーダンスは、瞬間的に流れる電流の大きさに応じて増幅されるので、インピーダンス付加回路に瞬間的に大きな電流が流れても、その電流が電源層を通過して他の回路素子やデカップリングコンデンサに流れ込むことを防ぐことができる。

【0048】

【発明の効果】以上説明したように、本発明の多層プリント基板の配線構造は、前記電源供給線には、電源供給線とグラウンド線との間に配線されたデカップリングコンデンサの接続部と電源供給端子との間における電源供給線にインピーダンス付加回路が設けられているので、ある回路素子から発生した高周波電流が、電源層を通過して他の回路素子やデカップリングコンデンサに流れ込むことを従来よりも一層抑制することができる。

【0049】また、電源供給線を平板状の幹配線部と細線状に形成されインピーダンス付加回路として機能する枝配線部とで構成し、枝配線部に回路素子を接続することにより、幹配線における直流的な電圧変動を抑制することができるとともに、回路素子から発生した高周波電流をデカップリングコンデンサを迂回してグラウンド線に排除させることができる。

【0050】さらに、幹配線部とグラウンド線との間にデカップリングコンデンサを配線することにより、電源層とグラウンド層との間に π 型フィルタが形成されるので、電源層に流入する高周波電流の抑止効果をより向上させることができる。

【0051】また、電源層上に磁性体を含有する磁性体混合絶縁層を設けることにより、枝配線でのインピーダンスが大きくなるので、電源層を通過して他の回路素子やデカップリングコンデンサに流れ込む高周波電流をさらに低減することができる。

【0052】さらに、磁性体の比透磁率は、インピーダンス付加回路を流れる高周波電流が抑止される値となるようにインピーダンス付加回路のインピーダンス値を増幅することができる周波数特性を有することにより、インピーダンス付加回路を流れる高周波電流をさらに抑止することができる。

【0053】加えて、磁性体は、インピーダンス付加回路を流れる電流によって発生する磁界によっては飽和しない飽和磁束密度を有することにより、インピーダンス

付加回路に瞬間的に大きな電流が流れても、その電流が電源層を通過して他の回路素子やデカップリングコンデンサに流れ込むことを防ぐことができる。

【図面の簡単な説明】

【図1】本実施形態の多層プリント基板の配線構造における多層プリント基板の電源層およびグラウンド層を示す斜視図である。

【図2】図1に示した多層プリント基板の配線構造における等価回路図である。

【図3】図1および図2に示した多層プリント基板の配線構造の変形例における多層プリント基板の電源層を示す斜視図である。

【図4】図1および図2に示した多層プリント基板の配線構造の他の変形例における多層プリント基板の電源層を示す斜視図である。

【図5】本発明の多層プリント基板の配線構造の第2の実施形態の構成を示す断面図である。

【図6】金属板の表面に磁性体混合絶縁材からなる磁性体層が形成された構造体モデルを示す斜視図である。

【図7】磁性体混合絶縁材の比透磁率の周波数特性を示す図である。

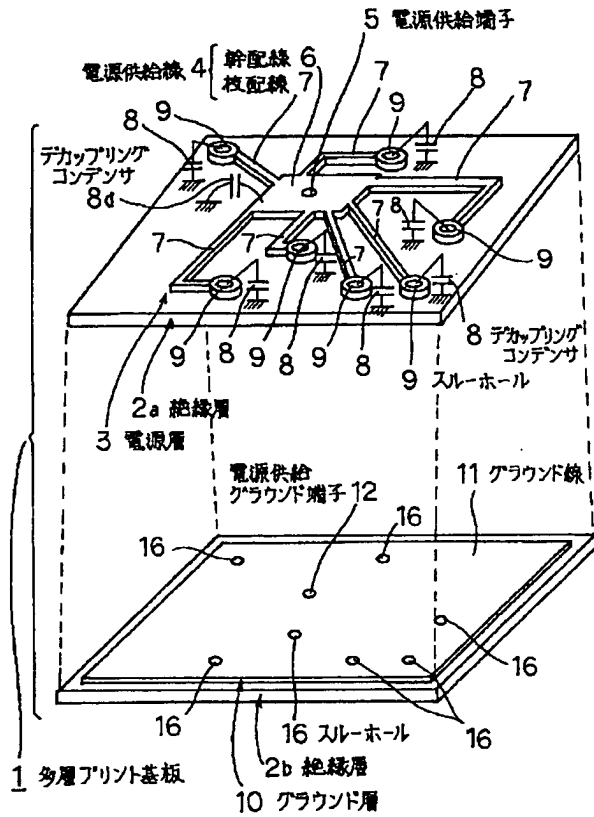
【図8】磁性体混合絶縁材の磁化曲線を示す図である。

【図9】従来の多層プリント基板の配線構造における等価回路図である。

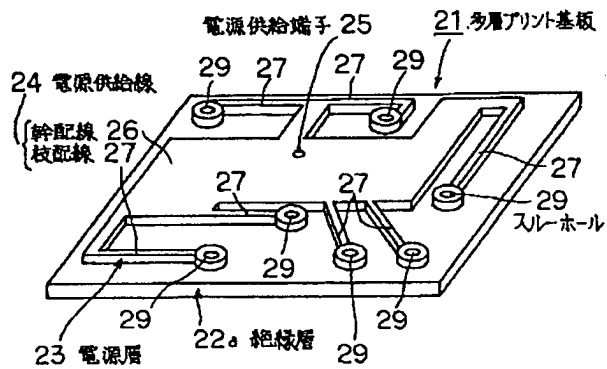
【符号の説明】

1, 21, 41, 61	多層プリント基板
1'	多層プリント基板の配線構造
2a, 2b, 22a, 42a	絶縁層
3, 23, 43, 69	電源層
4, 24, 44	電源供給線
5, 25, 45	電源供給端子
6, 26, 46	幹配線
7, 27, 47	枝配線
8, 8a, 8b, 8c, 8d	デカップリングコンデンサ
9, 16, 29, 49	スルーホール
10, 70	グラウンド層
11	グラウンド線
12	電源供給グラウンド端子
13	電源装置
14a, 14b, 14c	インダクタ
15a, 15b, 15c	回路素子
62a	第1の絶縁層
62b	第2の絶縁層
77	信号層
80	金属板
81	磁性体層
82	構造体モデル

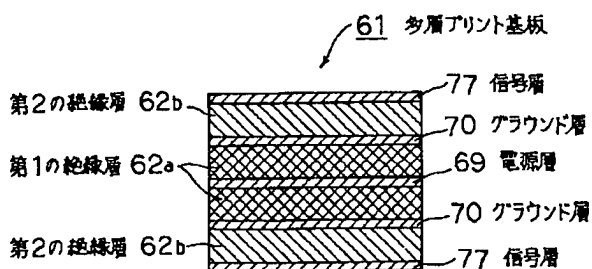
【図1】



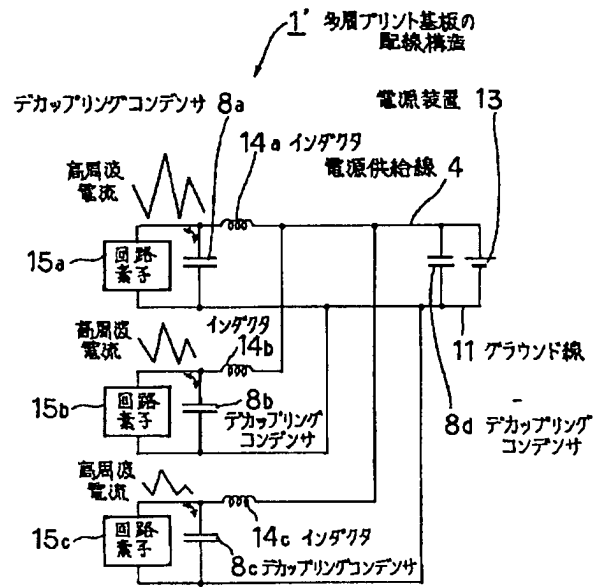
【図3】



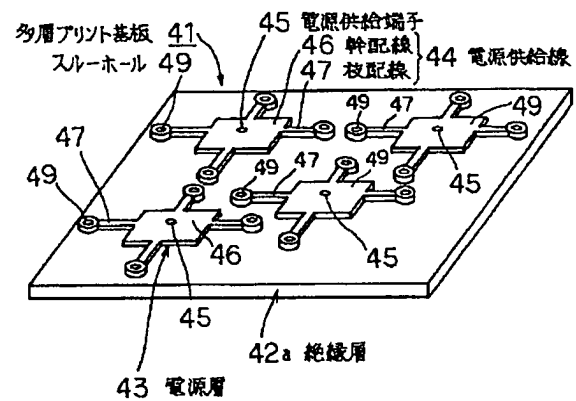
【図5】



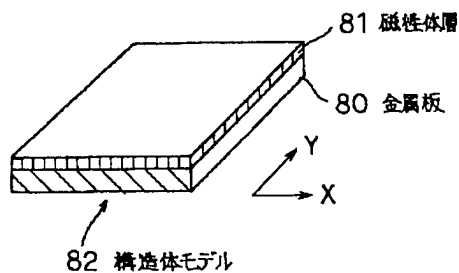
【図2】



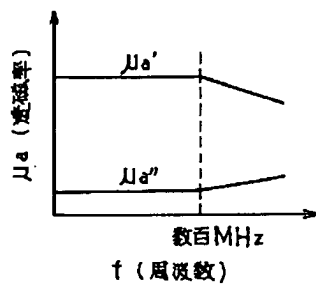
【図4】



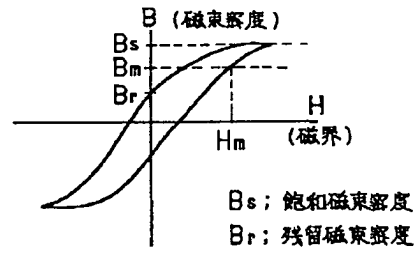
【図6】



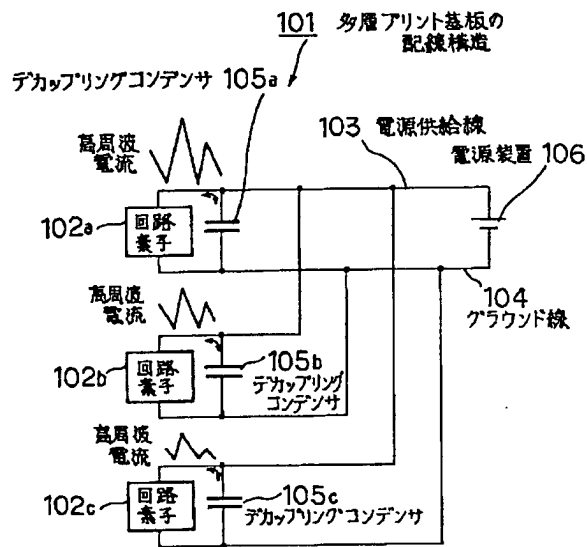
【図7】



【図8】



【図9】



フロントページの続き

(72)発明者 嶋田 勇三
 東京都港区芝五丁目7番1号 日本電気株
 式会社内

(72)発明者 金子 俊之
 東京都港区芝五丁目7番1号 日本電気株
 式会社内